Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

08-153127

(43)Date of publication of application: 11.06.1996

(51)Int.CI.

606F 17/50

(21)Application number: 06-296759

(71)Applicant: HITACHI LTD

(22)Date of filing:

30.11.1994

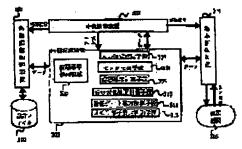
(72)Inventor: MIKI YOSHIO

(54) METHOD AND DEVICE FOR CALCULATING POWER CONSUMPTION

(57)Abstract:

PURPOSE: To correctly calculate a probabilistic logical value and obtain power consumption by calculating a signal variation frequency on the basis of the logical probability of a logic gate and performing power consumption calculation by logic gates on the basis of the frequency.

CONSTITUTION: Design data on a logic circuit which is stored in a design file 300 is read in an internal storage device 303 through an external storage control unit 301. Further, a sector extracting means 308 stores a dependent signal name defined at an input terminal in the logical probability storage area 306 of a logic gate that a signal can reach from the input terminal. Further, a logical probability calculating means 309 extracts a logic gate whose logical probability corresponding to the input terminal is already evident among all the logic gates and calculates the logical probability of an output Further, a signal variation frequency calculating means 310 and a logic gate electric power calculating means



311 calculates the signal variation frequency of the logic gate and the power consumption of the logic gate according to a specific expression. The power consumption in logic gate units is calculated and displayed in the form of electric power density.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) F本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-153127

(43)公開日 平成8年(1996)6月11日

(51) Int.Cl.6

識別記号

庁内整理番号 FI

技術表示箇所

G06F 17/50

9191 -5H

G06F 15/60

664 Z

審査請求 未請求 請求項の数4 OL (全 9 頁)

(21)出願番号

特願平6-296759

(22)出願日

平成6年(1994)11月30日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 三木 良雄

東京都国分寺市東恋ケ塩1丁目280番地

株式会社日立製作所中央研究所内

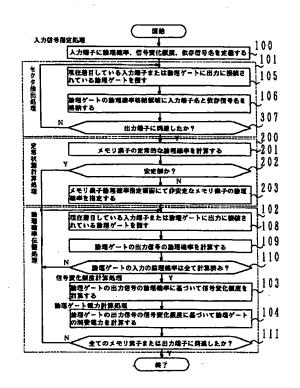
(74)代理人 弁理士 磯村 雅俊

(54) 【発明の名称】 消費電力計算方法および装置

(57)【要約】

【目的】 リセット信号のように論理回路全体を制御する信号を有する状態回路の消費電力を、入力信号パターンを準備せずに計算すること、およびフリップフロップ等の順序回路の場合にも、消費電力計算をすることができるようにする。

【構成】 入力信号指定手段によって論理回路全体を制御する信号を指定することによって、各論理ゲートに入力する論理確率を条件付確率として取り扱う。また、メモリ素子の出力論理確率の定常解を計算し、もし安定しない場合には指定手段によってメモリ素子の論理確率を強制的に決定する。また、フリップフロップなどのメモリ素子が含まれる順序回路の場合にも、その出力論理確率の定常解を計算することにより消費電力計算を可能にする。



【特許請求の範囲】

【請求項1】 入力端子の論理値の確率を示す論理確率 と、依存度が高い信号の名を示す依存信号名と、平均的 な信号の変化回数を示す信号変化頻度とを指定する入力 信号指定処理と、

該依存信号名を該入力端子に関係する全ての論理ゲート に伝搬させるセクタ抽出処理と、

各論理ゲートの出力信号の論理確率を計算する論理確率 伝搬処理と、

各論理ゲートの論理確率に基づいて信号変化頻度を計算 する信号変化頻度計算処理と、

計算された信号変化頻度に基づいて、論理ゲートごとの 消費電力を計算する論理ゲート電力計算処理とを有する ことを特徴とする消費電力計算方法。

【請求項2】 入力端子の論理値の確率を示す論理確率 と、依存度が高い信号の名を示す依存信号名と、平均的 な信号の変化回数を示す信号変化頻度とを指定する入力 信号指定処理と、

該依存信号名を該入力端子に関係する全ての論理ゲート に伝搬させるセクタ抽出処理と、

該論理ゲート群に接続されたメモリ素子の出力論理確率 を計算する定常状態計算処理と、

各論理ゲートの出力信号の論理確率を計算する論理確率 伝搬処理と、

各論理ゲートの論理確率に基づいて、信号変化頻度を計 算する信号変化頻度計算処理と、

計算された信号変化頻度に基づいて、論理ゲートごとの 消費電力を計算する論理ゲート電力計算処理とを有する ことを特徴とする消費電力計算方法。

【請求項3】 入力端子、論理ゲートのそれぞれに論理 確率、信号変化頻度、および依存信号名を格納する論理 確率格納領域と、

入力信号指定画面にて指定された入力端子の論理確率、 依存信号名、および信号変化頻度を上記論理確率格納領 域に格納する入力信号指定手段と、

依存信号名を関係する全ての論理ゲートに伝搬するセク タ抽出手段と、

各論理ゲートの出力信号の論理確率を計算する論理確率 計算手段と、

各論理ゲートの出力信号の論理確率に基づいて、出力信 号の変化頻度を計算する信号変化頻度計算手段と、

論理ゲートの電力を計算する論理ゲート電力計算手段と を有することを特徴とする消費電力計算装置。

【請求項4】 入力端子、論理ゲートのそれぞれに論理 確率と信号変化頻度と依存信号名とを格納する論理確率 格納領域と、

入力信号指定画面にて指定された入力端子の論理確率、 依存信号名、および信号変化頻度を上記論理確率格納領 域に格納する入力信号指定手段と、

依存信号名を関係する全ての論理ゲートに伝搬セクタ抽

出手段と、

各論理ゲートの出力信号の論理確率を計算する論理確率 計算手段と、

各論理ゲートの出力信号の論理確率に基づいて出力信号 の変化頻度を計算する信号変化頻度計算手段と、

論理ゲートの電力を計算する論理ゲート電力計算手段 と

メモリ素子の論理確率の定常解を計算するメモリ素子安 定判別手段とを有し、該メモリ素子安定判別手段によっ て非安定判定されたメモリ素子をメモリ素子論理確率指 定画面に表示し、指定されたメモリ素子の論理確率に基 づいて論理ゲートの出力論理確率を再計算することを特 徴とする消費電力計算装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、プリント基板や集積回路上に搭載された論理回路の消費電力を計算する方法と装置に係り、特にその回路を動作させる入力信号パターンを用いずに消費電力を計算する方法および装置に関する。

[0002]

【従来の技術】一般に、論理回路の設計では、消費電力 の少なくなるように回路構成を工夫することが重要であ る。従来、論理回路の消費電力を計算する方法として は、①回路の入力信号パターンを作成して、実際にこれ を入力し論理回路動作のシミュレーションを行う方法 と、②入力信号パターンを用いずに、信号変化の頻度と 論理値の確率を求め、信号変化を論理確率により定まる 期待値として計算する方法とがあった。例えば、CMOSゲ ートを用いた論理回路では、電源線あるいは接地線に電 流が流れるのが出力信号の変化するときだけに限定され ることから、『日経マイクロデバイス1993年12月号』10 5頁から106頁に示されるように、①実際の論理回路が動 作するときに回路の入力信号となる論理パターンを人手 で作成し、これを論理回路に入力して論理回路動作をシ ミュレーションすることにより、所望の消費電力を計算 する方法が知られている。また、米国電子通信学会『ア イ・イー・イー・イー28回設計自動化国際会議議事録』 644頁から649頁に示されている方法では、②上述の入力 信号となる論理パターンを作成する代わりに、論理値を 確率と考えて、入力端子にその信号が変化する頻度と論 理値の確率のみを定義する。そして、内部の論理回路の 動作もやはり確率と考えて、各論理ゲートの論理演算を ゲートの入力端子に対応する確率変数に作用させ、信号 変化は論理確率によって決まる期待値として計算する方 法である。

[0003]

【発明が解決しようとする課題】上述の①のように論理動作を忠実にシミュレーションする方法では、シミュレーション用の入力信号パターンを人手作成する必要があ

り、それらの準備が全て完了した後でないと電力の計算 ができない。また、シミュレーション自身はソフトウエ アで実施されるために、各論理ゲートの論理動作、なら びに消費する電力の値は実際のハードウェアの1000から 10000倍の時間をかけなければ計算できない。すなわ ち、この方法では、手数と時間がかかり過ぎるという問 題があった。また、上述の②のように論理を確率として 扱う方法では、信号パターンを作成しなければならない 問題、論理動作のシミュレーションに時間がかかる問題 は解決されているが、それぞれの論理ゲートに入力され る確率を独立事象に起因するものとしているために、動 作モード切り替え信号のように回路動作全体の機能をコ ントロールする信号は他の信号と独立と考えることは不 可能である。例えば、診断端子は自己診断のような特別 な動作のときに使用する端子であるにもかかわらず、通 常の信号端子と同じ信号が入力されると考えると、大き な誤差の原因となる。また、同じ理由によって、フリッ プフロップ等の順序回路のように自己動作結果がフィー ドバックされてくる可能性があるものは、論理動作その ものが正しく計算できないという問題があった。すなわ ち、②の方法では、論理回路を構成する組合せ回路しか 計算できず、順序回路は計算できなかった。本発明の目 的は、かかる問題を解決するため、従属性の非常に高い 入力信号が存在しても正しく確率的な論理値を計算し て、消費電力を得ることができるとともに、順序回路に おいても確率的な論理値を基にした消費電力計算を行う ことができる消費電力計算方法および装置を提供するこ とにある。

[0004]

【課題を解決するための手段】上記目的を達成するた め、本発明の消費電力計算方法では、入力信号指定処理 により入力端子の論理確率と依存信号名と信号変化頻度 とを指定し、セクタ抽出処理により依存信号名を該入力 端子に関係する全ての論理ゲートに伝搬し、論理確率伝 搬処理により各論理ゲートの出力信号の論理確率を計算 し、定常状態計算処理によりメモリ素子の出力論理確率 を計算し、信号変化頻度計算処理により各論理ゲートの 論理確率に基づいて信号変化頻度を計算し、最後に論理 ゲート電力計算処理により信号変化頻度に基づいて論理 ゲートごとの消費電力計算することを特徴としている。 また、本発明の消費電力計算装置は、論理確率格納領域 と、入力信号指定手段と、セクタ抽出手段と、論理確率 計算手段と、信号変化頻度計算手段と、論理ゲート電力 計算手段と、メモリ素子安定判別手段とを有することを 特徴としている。

[0005]

【作用】本発明においては、入力信号の論理パターンを 作成する代わりに入力信号指定処理で入力端子の論理確 率と依存信号名と信号変化頻度とを指定し、セクタ抽出 処理で依存信号名を該入力端子に関係する全ての論理ゲ ートに伝搬しておくことにより、論理確率伝搬処理で各 論理ゲートの出力信号の論理確率を計算する際に依存性 を条件確率として考慮することができる。また、定常状 態計算処理で、メモリ素子の無限時間経過後の出力論理 確率を計算することにより、順序回路の論理確率計算を 組み合わせ回路と同様に実施することができる。このよ うに、本発明では、従来の消費電力計算方法①②のう ち、②の入力信号パターンを作成せず、論理確率による 方法に属するが、入力信号指定処理、セクタ抽出処理お よび論理確率伝搬処理、ならびに信号変化頻度計算処理 を新たに施すことにより、従来の②における問題点、つ まり動作モード切り替え信号のように回路動作全体の機 能をコントロールする信号は、他の信号と独立と考える ことは不可能であって、大きな誤差の原因となること、 および、順序回路のように自己動作結果がフィードバッ クされてくる可能性があるものは、論理動作そのものが 正しく計算できないこと、等の問題点を解消することが

[0006]

【実施例】以下、本発明の実施例を図面により詳細に説 明する。図1は、本発明の一実施例による消費電力計算 方法を示すフローチャートであり、図2は図1の消費電 力計算方法の変形例を示すもので、定常状態計算処理に より順序回路を含むメモリ素子の出力論理確率を計算す る場合のフローチャートである。また、図3は本発明の 一実施例を示す消費電力計算装置の構成図であり、図4 は本発明の消費電力計算装置の入力信号指定画面を示す 図であり、図5は本発明の消費電力計算装置のメモリ素 子論理確率指定画面の図であり、図6は本発明の消費電 力計算装置の消費電力計算結果表示画面の図である。さ らに、図7は本発明の消費電力計算方法を適用する論理 回路の例を示す図と信号の値を示す図である。図1、図 2を用いて、本発明の消費電力計算方法を図3の消費電 力計算装置上で実施した場合について説明する。まず、 入力信号指定処理100では入力端子に論理確率、信号変 化頻度、依存信号名を定義する。例えば、図7(a)に示 す論理回路に本発明の消費電力計算方法を適用する場合 には、入力端子700a~700cに図7(b)で示した信号パタ ーン701a~701cが入力される。論理確率(論理信号の平 均的な電圧値)になる信号が、信号変化頻度(論理信号 が変化する割合)の具体的な例としては、図7(b)の入 力信号パターン701aにあるように、5サイクルの間に2 サイクルの間だけ論理値が1である場合には2/5の0. 4と定義できる。信号変化頻度については、同じく図7 (b) の入力信号パターン701aの例において5サイクル期 間中の4回の時間的な区切り(中間の境界)において3 回の信号変化があることから3/4の0.75と定義でき る。

【0007】ここで、図7(a)により依存信号の依存性について説明する。図7(a)の入力端子700cに入力され

る信号EDは、回路図から明らかなように、論理ゲート70 2a,702bでそれぞれ入力信号DT1,DT2を制御している。入 力信号EDが論理値1を保持している期間中はインバータ を通った信号が論理ゲート702a,702bの一方の入力端子 にそれぞれ入力するため、他方の入力端子に入力される 信号DT1. DT2は無意味になり、状態機械を構成するメモ リ素子703a, 703b(例えばフリップフロップ)の出力は0 に固定される。この信号EDは通常リセット信号と呼ば れ、この信号が有効であるとき、状態機械は強制的にあ る状態にとどまってしまう。換言すると、図7(a)の信 号DT1, DT2のような一般の信号は、EDのように特殊な信 号がある値をとっているときにだけ意味があり、それ以 外は無意味である。したがって、論理を確率として考え る場合には、一般信号の論理確率を特殊信号の条件確率 として扱うのが妥当である。依存信号を考える場合に は、図4に示すようなコンピュータの入力信号指定画面 に表示すれば理解し易い。図4に示した入力信号指定画 面では、図7とは異なる論理回路が表示されており、信 号ADRS-0が入力端子404aに、信号DAT-12が入力端子404b に、信号PE-CNTが入力端子404cにそれぞれ入力されてい る。なお、この例では信号ADRS-Oが信号PE-CNTに制御さ れている。つまり、信号ADRS-OはPE-CNTに強く依存され ており、従って信号ADRS-Oの依存信号はPE-CNTである。 入力信号指定画面では、消費電力計算を実施したい回路 図とともに入力端子に付随して子画面407a~407cが表示 され、入力端子の信号名400a~400c、論理確率401a~40 1c、信号変化頻度402a~402cと依存信号名403aとを入力 する。図4に示した例では、ADRS-0の依存信号名として 信号PE-CNTが入力される。

【0008】次に、図1に示したフローチャートへ戻り、セクタ抽出処理(101)を実施する。ここでセクタとは、一つの入力端子からの信号が影響を及ぼす範囲を意味している。例えば、図7に示した消費電力計算の対象回路例では、入力端子700cに影響を受ける範囲は点線704で示した範囲になる。図1のセクタ抽出処理(101)では、現在着目している入力端子または論理ゲートに出力に接続されている論理ゲートを探し(105)、接続されている論理ゲートの論理確率格納領域に、入力端子名と依存信号名を格納する(106)。ここで論理確率格納領域とは、図4の例で示した子画面407a,b,cと同様に、論理ゲート毎にそのゲートの論理確率と信号変化頻

度と依存信号名を記憶する記憶装置内の領域である。も し、上記処理(106)が出力端子に到達した場合には(10 7)、セクタ抽出処理(101)は終了して、次の論理確率 伝搬処理に移行する。また、出力端子に到達しない場合 には(107)、探索処理(105)に戻って繰り返し同じ処 理を実行する。論理確率伝搬処理(102)では、セクタ抽 出処理(101)と同様に、現在着目している入力端子また は論理ゲートに出力に接続されている論理ゲートを探す (108)。次に、探し出された論理ゲートの出力信号の論 理確率を計算する(109)。そして、論理ゲートの入力端 子に相当する信号の論理確率が全て計算済みになるまで (110)、この処理(109)を繰り返し、論理確率が全て計算 済みになったならば(110)、次の信号変化頻度計算処理 (103)に移行する。論理ゲートの出力端子に出現する論 理確率は、表1に示すように、ブール代数の論理変数を そのまま確率変数に置き換えたものである。

【表1】

論理機能	出力論理確率
AND	ПРі
OR	1- {П (1-Pi)}
INV	1-Pi
NAND	1-ПРі
NOR	П (1-Pi)

ここで、Πは掛算を表見のよれの理論理機能ANDの出力 論理確率Π=P1・P2・P3・・・となる。

【0009】しかし、前述のようにすべての確率変数を独立事象によるものとしたのでは、リセット信号のように他の信号の意味に大きくかかわる信号の影響を正しく反映できない。そこで、本発明では論理確率を計算しようとする論理ゲートの論理確率格納領域に依存信号名が記録されている場合には、入力の論理確率を依存信号の条件確率に置き換える。このようにして、図1の信号変化頻度計算処理(103)では、論理ゲートの出力信号の論理確率に基づいて信号変化頻度を計算する。信号変化頻度を計算しようとする論理ゲートの入力信号の信号変化頻度を計算しようとする論理ゲートの入力信号の信号変化頻度を計算しようとする論理ゲートの入力信号の信号変化頻度を計算しようとする論理ゲートの入力信号の信号変化頻度を計算しようとする論理ゲートの決力信号の信号変化頻度を計算しようとする論理ゲートの入力信号の信号変化頻度を計算しようとする論理が一トの決力に変します。

【数1】

$$S=\sum_{i}\left(\frac{\partial f}{\partial P_{i}}D_{i}\right)$$
 ここで $\frac{\partial f}{\partial P_{i}}$ は論理像分であり、 $f(1,P_{i})$ \bullet $f(0,P_{i})$

なお、 $\partial f / \partial P_i = f(1, P_i) \oplus f(0, P_i) = f(P_i, P_i, \cdots P_{i-1}, 1, P_{i+1}, \cdots P_n) \oplus (P_i, P_i, \cdots P_{i-1}, 0, P_{i+1}, \cdots P_n)$ である。

続いて、図1の論理ゲート電力計算処理(104)では、 論理ゲートの出力信号の信号変化頻度に基づいて論理ゲ ートの消費電力を計算する。論理ゲートあたりの消費電 力Wは負荷の充放電による電荷の移動量にほかならない ため、次式(2)で表わすことができる。

【数 2 】

ここで、Cは着目して**Wる**「競技ゲートに接続されている 負荷容量、Vは電源電圧である。以上の論理ゲート単位 の消費電力計算が全てのメモリ素子または出力端子まで 到達した場合には(111)、論理確率伝搬処理(102)が終 了し、本発明による消費電力計算が終了する。また、出 力端子に到達しない場合には、処理(102)に戻って同じ 処理を繰り返す。

【0010】次に、図2のフローチャートに基づいて、順序回路に本発明を適用した際のメモリ素子の論理確率の計算方法について述べる。図1に示した実施例と同様に、入力信号指定処理(100),セクタ抽出処理(101)

を経た後に、新たに定常状態計算処理(200)を実施する。定常状態計算処理(200)では、まずメモリ素子の定常的な論理確率を計算する(201)。もし、全てのメモリ素子の出力論理確率をyとした場合に、図7に示したメモリ素子703a、703bのように、yは1サイクル前の自分自身の論理確率の関数となるため、シミュレーションを実施する時間に応じて変化する。すなわち、順序回路では、自分自身が自分をコントロールしていることになる。ここで定常状態とは、自分自身の論理確率の影響を出力側が受けなくなる状態である。従って、定常状態を表す式としては、次式(3)が成立する。

【数3】

$$\frac{\partial f_1(y_1,y_2\cdots y_n:P)}{\partial y_1}$$
 ここで $\frac{\partial f_2(y_1,y_2\cdots y_n:P)}{\partial y_2}$ は論理微分であり、 $f(y_1,y_1-1,1,\cdots,y_n)$ $\Phi f(y_1,y_1-1,0,\cdots,y_n)$ $\frac{\partial f_2(y_1,y_2\cdots y_n:P)}{\partial y_2}$ の登刊 $\frac{\partial f_2(y_1,y_2\cdots y_n:P)}{\partial y_2}$

 $\frac{\partial f_n(y_1,y_2\cdot y_n:P)}{\partial f_n(y_1,y_2\cdot y_n:P)}$ f はメモリ素子に入力から上流をみたときの論理式

式 (3) において、fはメモリ素子に入力から上流を見 たときの論理式であり、Pは入力端子に定義された全て の論理確率である。また、f₁, f₂, f₃・・f_nは、各 メモリ素子毎に上流を見た論理式である。そして、これ らの連立方程式が解けるということは、メモリ素子を長 時間かかって観測することにより具体的な値が得られる ことである。これに対して、また解けないということは 非安定解であり、極端に発散値または0と1を繰り返 し、安定しない解を持つことである。なお、安定する範 囲は、方程式を解く場合に計算で判っている。この範囲 を人間に促すことにより、強制的に指定させる。この非 線形連立方程式を解いて得られるメモリ素子の論理確率 は、無限時間の論理シミュレーションを実行した際の平 均的な論理値として考えることができる。しかし、この 方程式が安定解を持たない場合(202)には、メモリ素子 論理確率指定画面により非安定なメモリ素子の論理確率 を指定する(203)。すなわち、非安定解のときには、人 間の意思でコントロールする必要がある。メモリ素子論 理確率指定画面は、図5に示されている。メモリ素子が 安定な論理確率を持たない場合には、メモリ素子名500, 出力信号名501、安定論理確率範囲502を表示し、利用者 は強制的に指定論理確率503に論理確率を指定し、その 論理確率に基づいて以降の論理確率伝搬処理(102)を 実行する。

【0011】なお、ここでは解析的な手法によりメモリ素子の論理確率の安定解を求める方法について述べたが、図1のフローチャートに示した例のように、長時間にわたってメモリ素子の論理確率計算を継続し、その結果を安定解としてもよい。すなわち、定常状態計算処理(200)のない図1の処理を繰り返し実行することにより、ある値に収まってくれば、それも一つの安定解とし

てもよい。次に、図3により本発明の消費電力計算装置 の実施例を説明する。設計ファイル300に格納された論 理回路の設計データは、外部記憶制御装置301を通して 内部記憶装置303の内部に読み込まれる。設計データに 含まれる入出力端子および論理ゲートには論理確率格納 領域306が付随し、論理確率、信号変化頻度、依存信号 を管理する。入力信号指定手段307、セクタ抽出手段30 8、論理確率計算手段309、信号変化頻度計算手段310、 論理ゲート電力計算手段311、の各手段は内部記憶装置3 03内部に格納されたプログラムとして実現されており、 中央演算装置302を制御することによって所望の動作を 得る。入力信号指定手段307は、端末制御装置304を通し て入力信号指定画面を表示画面305として表示される。 入力信号指定画面は図4に示した通りであって、その機 能は先に本発明の消費電力計算方法の実施例で説明した 場合と同様である。指定された論理確率、信号変化頻 度、依存信号名は、再び端末制御装置304、中央演算装 置302を通して入力端子に対応した論理確率格納領域306 に格納される。

【0012】また、セクタ抽出手段308では、入力端子に定義された依存信号名を、その入力端子から信号が到達可能な論理ゲートの論理確率格納領域306に格納する。また、メモリ素子安定判別手段312では、メモリ素子の論理確率の定常解を計算し、定常解が求められない場合には端末制御装置304を通して表示画面305として図5に示したメモリ素子論理確率指定画面を表示する。装置の利用者指定したメモリ素子の論理確率は、論理確率格納領域306に格納される。さらに、論理確率計算手段309では、全論理ゲートの中で入力端子に該当する論理確率がすでに判明しているものを取り出し、出力の論理確率を表1に従って計算する。さらに、信号変化頻度計算

手段310、論理ゲート電力計算手段311では、前式(1) および前式(2)に従って論理ゲートの信号変化頻度と 論理ゲートの消費電力を計算する。最終的に論理ゲート 単位で計算された消費電力は合計されて、たとえば図6 に示すように、回路全体の消費電力と電源配線のパター ン図上に色わけされた電流密度の形で表示される。すな わち、図6の矩形は電源の配線であって、そこに流れる 電流容量により太くしたり細くしたりされる。流れる電 流量により色分けされて、例えば、多く流れる箇所は 赤、少なく流れる箇所は緑の色付けをする。これによ り、パターンを設計する人は、赤の箇所を太くし、緑の 箇所を細くする。なお、(30)は緑の箇所の電流密度 を示している。電流密度は、幅と高さで定まるので、割 算すれば求められる。表示項目の〇,×は使用中または 不使用を示している。また、1本の線でも場所により電 流量が異なっており、例えば黄と緑が同じ太さになって いるが、これは互いに相手側に流れ込まないように壁が 作られている。以上の実施例では消費電力の例を述べた が、消費電流を計算する場合にも本発明は適用可能であ る。

[0013]

【発明の効果】以上説明したように、本発明によれば、リセット信号やパワーセーブ信号のように論理回路全体の動作をコントロールする信号が含まれている論理回路の消費電力計算が、入力信号のパターンを準備せずに計算することができる。また、フリップフロップなどのメモリ素子が含まれる順序回路の場合にも、その出力論理確率の定常解を計算することにより、消費電力計算が可能である。

【図面の簡単な説明】

【図1】本発明の一実施例における消費電力計算方法を 示すフローチャートである。

【図2】図1の消費電力計算方法において、定常状態計算処理によりメモリ素子の出力論理確率を計算する場合のフローチャートである。

【図3】本発明の一実施例における消費電力計算装置の 構成図である。

【図4】本発明の消費電力計算装置の入力信号指定画面の図である。

【図5】本発明の消費電力計算装置のメモリ素子論理確率指定画面を示す図である。

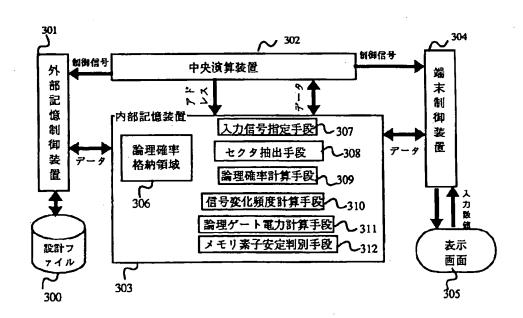
【図6】本発明の消費電力計算装置の消費電力計算結果 表示画面の図である。

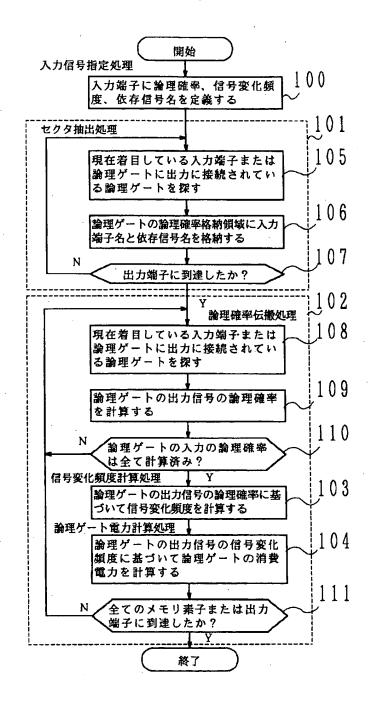
【図7】本発明の消費電力計算方法を適用する論理回路 および信号波形の例を示す図である。

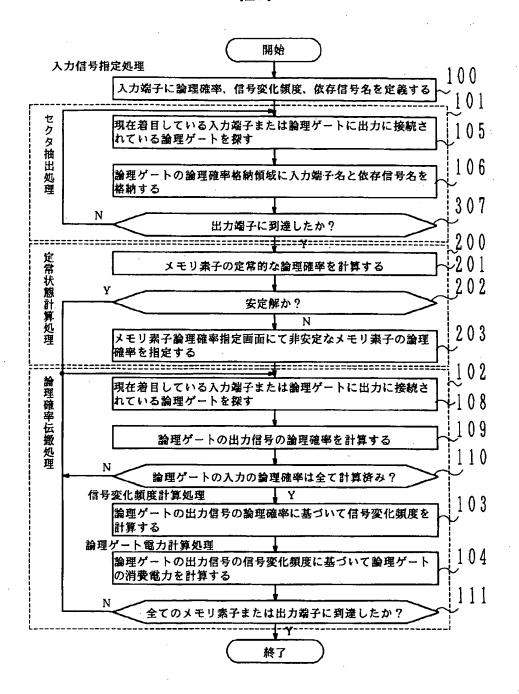
【符号の説明】

100 入力信号指定処理、101 セクタ抽出処理、102 論理確率伝搬処理、103 信号変化頻度計算処理、104 論理ゲート電力計算処理、300 設計ファイル、301 外 部記憶制御装置、302 中央演算装置、304 端末制御装置、305 表示画面、303 内部記憶装置、306 論理確 率格納領域、307 入力信号指定手段、308 セクタ抽出 手段、309 論理確率計算手段、310 信号変化頻度計算 手段、311 論理ゲート電力計算手段、312 メモリ素子 安定判別手段、704 セクタ、700a,700b,700c 入力端 子、703a,703b メモリ素子(フリップフロップ)、702a,702b AND回路。

【図3】







【図4】

【図5】

